

AI

Requested Patent: JP2182054A
Title: MULTIPROCESSOR SYSTEM ;
Abstracted Patent: JP2182054 ;
Publication Date: 1990-07-16 ;
Inventor(s): NAKANE HIDEKI ;
Applicant(s): NEC CORP ;
Application Number: JP19890002301 19890109 ;
Priority Number(s): ;
IPC Classification: H04L12/42 ; G06F15/16 ; H04L12/28 ;
Equivalents: JP2035228C, JP7073278B

ABSTRACT:

PURPOSE: To arrange an initial setting controller in response to the number of small loops accommodated in a large loop by installing the initial setting control system in the unit of small loops.

CONSTITUTION: One multiprocessor system integrate initial setting controller 21 applying the control of the initial setting and restart processing of the entire system is installed and the multiprocessor system integrate initial setting controller 21 is connected to respective small loop initial setting controllers 122, 221, n21 with control links 151, 251, n51. A maintenance operation processor 110 reads the state of each processor stored in the initial setting controller 121 with an interface link 141 to monitor the state of each processor in a small loop and when a specific processor has a hardware or software fault, the processor 110 applies the initial setting of the relevant processor.

⑫ 公開特許公報(A)

平2-182054

⑬ Int. Cl.⁵

識別記号

庁内整理番号

⑭ 公開 平成2年(1990)7月16日

H 04 L 12/42
G 06 F 15/16
H 04 L 12/28

4 0 0 R

6745-5B

8529-5K H 04 L 11/00
7928-5K3 3 0
3 1 0 Z

審査請求 未請求 請求項の数 1 (全6頁)

⑮ 発明の名称 マルチプロセッサシステム

⑯ 特 願 平1-2301

⑰ 出 願 平1(1989)1月9日

⑱ 発 明 者 中 根 秀 樹 東京都港区芝5丁目33番1号 日本電気株式会社内

⑲ 出 願 人 日本電気株式会社 東京都港区芝5丁目7番1号

⑳ 代 理 人 弁理士 山川 政樹 外2名

明 細 書

1. 発明の名称

マルチプロセッサシステム

2. 特許請求の範囲

小ループをプロセッサ間の通信手段となし、小ループで結合された下位マルチプロセッサシステムの複数を更に1つの大ループで結合し、かつ大ループ自体にも複数のプロセッサを直接収容する複合ループ形式のプロセッサ間通信の手段を有するマルチプロセッサシステムにおいて、

小ループ単位のシステムの初期設定制御機能を持つ小ループ保守運用プロセッサと、小ループ内の各プロセッサとスター形式で接続されたシステム初期設定制御装置と、複合ループ全体の初期設定を統括的に制御するマルチプロセッサシステム統括初期設定制御装置とを備え、

各々の小ループのシステム初期設定制御装置はマルチプロセッサシステム統括初期設定制御装置との信号リンクインタフェースを持ち、各々の小ループのシステム初期設定制御装置とマルチプロ

セッサシステム統括初期設定制御装置とはスター形式で接続され、マルチプロセッサシステム統括初期設定制御装置は大ループ上に直接収容された複数のプロセッサとも同じくスター形式で接続され、

マルチプロセッサシステム統括初期設定制御装置は、大ループに直接接続されたシステム全体の運用上の制御(初期立ち上げ制御を含む)を行なう保守運用プロセッサと、システム全体の統括コンソールと、システムを遠隔地から制御するための遠隔保守制御装置との間にそれぞれリンクインタフェースを有する

ことを特徴とするマルチプロセッサシステム。

3. 発明の詳細な説明

〔産業上の利用分野〕

本発明はマルチプロセッサシステムの構成に関し、特に、複合ループによって結合されたマルチプロセッサシステムのシステム制御機構の構成に関するものである。

〔従来の技術〕

従来、この種のマルチプロセッサシステムの構成においては、初期設定は複合ループ全体に1つ設けられたシステム初期設定制御装置によって行なわれる第1の方法によるか、または、このような初期設定制御装置を持たず、直接複合ループ自体を介して初期設定指示を伝達する第2の方法によることが一般的であった。

(発明が解決しようとする課題)

このような従来技術によるシステム初期設定機構の構成の方法には様々な問題点が存在した。まず、第1の方法すなわちシステムに1つの初期設定制御装置を持つやり方では、

①初期設定制御装置の規模が、予めシステムの最大容量を考慮したものとならざるを得ず、インシャル・コストが増加する欠点があった。

②システム初期設定制御装置が大ループに1つしか存在しないため、デバッグの時などにも常にシステムを分割できない欠点があった。

また、第2の方法すなわち複合ループ自体をシステム初期設定に用いるやり方は、

③複合ループが正常に動作していないとき、システムの初期設定が出来ない欠点があった。すなわち、複合ループは各小ループに独立性があり、これらの小ループが単独で動作できることがその特徴の1つである。この特徴を活かすためには、初期設定も、これらの小ループの1つでも動いていれば、そこだけを初期設定して動作可能にすることが必要である。ところが、第2の方法では、システムの初期設定が有効であるための前提は大ループが動作していることであり、せっかくの複合ループの特徴を活かせない欠点があった。

④複合ループはシステムのデバッグ時などには小ループ単位で切り離し、複数システムとしてデバッグを行なうことが出来る利点があるが、従来方式ではこの利点を活かすことが出来ない欠点があった。

(課題を解決するための手段)

このような欠点を除去するために本発明は、小ループ単位のシステムの初期設定制御機能を持つ小ループ保守運用プロセッサと、小ループ内の各

プロセッサとスター形式で接続されたシステム初期設定制御装置と、複合ループ全体の初期設定を統括的に制御するマルチプロセッサシステム統括初期設定制御装置とを備え、各々の小ループのシステム初期設定制御装置はマルチプロセッサシステム統括初期設定制御装置との信号リンクインタフェースを持ち、各々の小ループのシステム初期設定制御装置とマルチプロセッサシステム統括初期設定制御装置とはスター形式で接続され、マルチプロセッサシステム統括初期設定制御装置は大ループ上に直接収容された複数のプロセッサとも同じくスター形式で接続され、マルチプロセッサシステム統括初期設定制御装置は、大ループに直接接続されたシステム全体の運用上の制御(初期立ち上げ制御を含む)を行なう保守運用プロセッサと、システム全体の統括コンソールと、システムを遠隔地から制御するための遠隔保守制御装置との間にそれぞれリンクインタフェースを有するようにしたものである。

(作用)

本発明によるマルチプロセッサシステムにおいては、システムの初期投資が節約され、小ループ単位での試験デバッグが可能となり、小ループのみでのシステム構成が可能となる。

(実施例)

本発明によるマルチプロセッサシステムの一実施例を第1図に示す。第1図は複合ループを使用したマルチプロセッサシステムの構成図である。第1図において、1は複合ループの主ループを構成する大ループであり、複合ループシステムにおいて n 個の小ループ161、261、 n 61間を接続する小ループ間の通信手段である。

第1図のシステムには、システム全体の初期設定、再開処理の制御を行なうマルチプロセッサシステム統括初期設定制御装置21が1つ設置されており、このマルチプロセッサシステム統括初期設定制御装置21はそれぞれの小ループ初期設定制御装置121、221、 n 21と制御リンク151、251、 n 51によって接続されている。小ループ初期設定制御装置121、221、 n

21はそれぞれの小ループ161、261、n61の初期設定、再開処理の制御を行なう装置である。

次に、それぞれの小ループ161、261、n61の構造について小ループ161を例にとって説明する。小ループ161にはプロセッサ110、111、112、113、114、115、116、117が収容されている。この中で、小ループ保守運用プロセッサ110は小ループの運用上の各種制御、具体的にはシステム初期設定の際の小ループ初期設定制御装置121の制御を行なうために、小ループ初期設定制御装置121と制御リンク141によって接続されている点が他のプロセッサと異なる点である。また、プロセッサ117は小ループと大ループとのデータの入出力制御を行なう。小ループ専用コンソール131は小ループ単位でのシステムの制御のためのマンマシンインタフェースを提供するための装置である。ただし、システムの運用時には小ループ専用コンソールは必ずしも必要不可欠なものではな

く、むしろシステムのデバッグ時に小ループ単位に分割してシステムを使用することが主な目的である。なお、第1図に示す31はマルチプロセッサシステム統括コンソールである。

小ループ単位101は以上説明した構成要素からなるマルチプロセッサシステムの単位としての下位マルチプロセッサシステムで、大ループ1にはこのような小ループ単位が複数収容されて全体のシステムを構成している。ここでは、このような小ループ単位として101、201、n01のn個の小ループ単位が大ループ1に接続されている例を示している。210、n10はこのような小ループ単位のシステム初期設定の制御を行なう小ループ保守運用プロセッサであり、221、n21はこれらの小ループの初期設定制御装置を示す。小ループ初期設定制御装置221、n21はそれぞれ制御リンク251、n51によってマルチプロセッサシステム統括初期設定制御装置21に接続されている。

大ループ1には以上説明した小ループ単位のほ

かに、プロセッサ11、12が直接に収容されている。これら直接収容されているプロセッサはマルチプロセッサシステム統括初期設定制御装置21により初期設定の制御をされる。

マルチプロセッサシステム統括初期設定制御装置21にはこの他に、図示せざる遠隔保守センタからシステムの運用上の制御、特に緊急時の初期設定の制御に関する指示を受けるための制御リンク51が接続されている。

以上説明した各装置は、信頼性を確保するためにコンソール以外はすべて二重化されている。以上説明した小ループ単位の内部の構成について第2図を用いて更に詳しく説明する。第2図は、第1図中の小ループ単位の内部の構成について詳しく説明したブロック系統図である。第2図において第1図と同一部分又は相当部分には同一符号が付してある。

小ループ初期設定制御装置121は二重化されており、0系の初期設定制御装置1210および1系の初期設定制御装置1211によって構成さ

れる。各系はそれぞれの装置を制御する中央制御装置180、コンソール131やマルチプロセッサシステム統括初期設定制御装置21との間の制御リンクを収容するインタフェース回路181、小ループ内の各プロセッサとのインタフェース回路182、バス183、二重化された小ループ初期設定制御装置121と一重化装置であるコンソール131とのインタフェースを行なうインタフェース選択回路184を搭載している。

次に、プロセッサは、CPU190、初期設定制御装置インタフェース191、ループインタフェース回路192をそれぞれ搭載している。また、小ループ保守運用プロセッサ110は初期設定制御装置121とのインタフェース回路193を上記の回路に加えて搭載しており、更に、ループ間インタフェースプロセッサ117はループインタフェース回路192を2式搭載している点が他の一般のプロセッサとは異なる。

リンク141、142、143はシリアルなインタフェースであり、142は初期設定制御装置

121とマルチプロセッサシステム統括初期設定制御装置21とのインタフェースリンク、143は初期設定制御装置121と小ループ専用コンソール131とを接続する制御リンクである。インタフェースリンク141によって保守運用プロセッサ110は、初期設定制御装置121内に保持されている各プロセッサの状態を読み出すことにより、小ループ内の各プロセッサの状態を監視し、特定のプロセッサがハードウェアまたはソフトウェアの障害に陥った場合には該当プロセッサの初期設定を行なう。なお、170～173は初期設定制御装置121とプロセッサ110～117間のインタフェースリンクである。

次に、本実施例の動作について説明する。正常にシステムが動作しているときには、システムは統括保守運用プロセッサ10により二重化された各装置の系構成の管理が行なわれている。保守運用プロセッサ110は、ループ間接続プロセッサ117により該当プロセッサの制御が出来る程度の障害の場合にはループ経由で該プロセッサに初

期設定指示を行ない、上記の指示が不可能な場合にはインタフェースリンク141を使用して初期設定制御装置121にプロセッサ番号を指定し、当該プロセッサの初期設定指示メッセージを発行する。大ループ1に複数収容されている小ループに障害が発生したときには、統括保守運用プロセッサ10はこの事態を発見すると、制御リンク151（小ループシステム101で障害が発見された場合）を介して小ループ初期設定制御装置121へ小ループのシステム再開の指示を送る。小ループ初期設定制御装置121は各プロセッサに初期設定の開始を指示し、各プロセッサが正常に初期設定を行なうことを監視する。

システム再開時には、大ループ1が正常に動作している場合にはマルチプロセッサシステム統括初期設定制御装置21からの指示により、保守運用プロセッサ110からの小ループ内の各プロセッサにプログラムのロードを実行する。その後、マルチプロセッサシステム統括初期設定制御装置21から該小ループの小ループシステム初期設定

制御装置121に小ループ単位のシステム再開指示が発行され、初期設定信号は上記の小ループ初期設定制御装置121を介して各プロセッサに伝達される。

（発明の効果）

以上説明したように本発明は、小ループ単位で初期設定制御方式を設置することにより、大ループ上に収容される小ループの数に応じた初期設定制御装置の配備が可能となり、システムの初期投資が節約でき、いわゆるスモールスタートが可能となる効果がある。

また、システムの試験、デバッグなどの時に、小ループ単位での試験デバッグが可能となり、デバッグ時には小ループシステムが複数あるのと同じ効果が期待でき、マシンタイムが効率的に使用できる効果がある。また、試験の時には、小ループ単位での試験を終了した後、大ループ固有の部分のみを試験すればよいので、試験時間の節約ができる効果がある。

さらに、小規模なシステムで、大ループが必要

でないとき、小ループシステムの小ループ初期設定制御装置にマルチプロセッサシステム統括初期設定制御装置と同じ機能を持たせ、小ループ保守運用プロセッサに統括保守運用プロセッサと同じ機能を持たせれば、小ループのみでのシステム構成が可能となる。これにより、小規模なシステムから大規模なシステムまで同一のアーキテクチャで構築することが可能となる。

4. 図面の簡単な説明

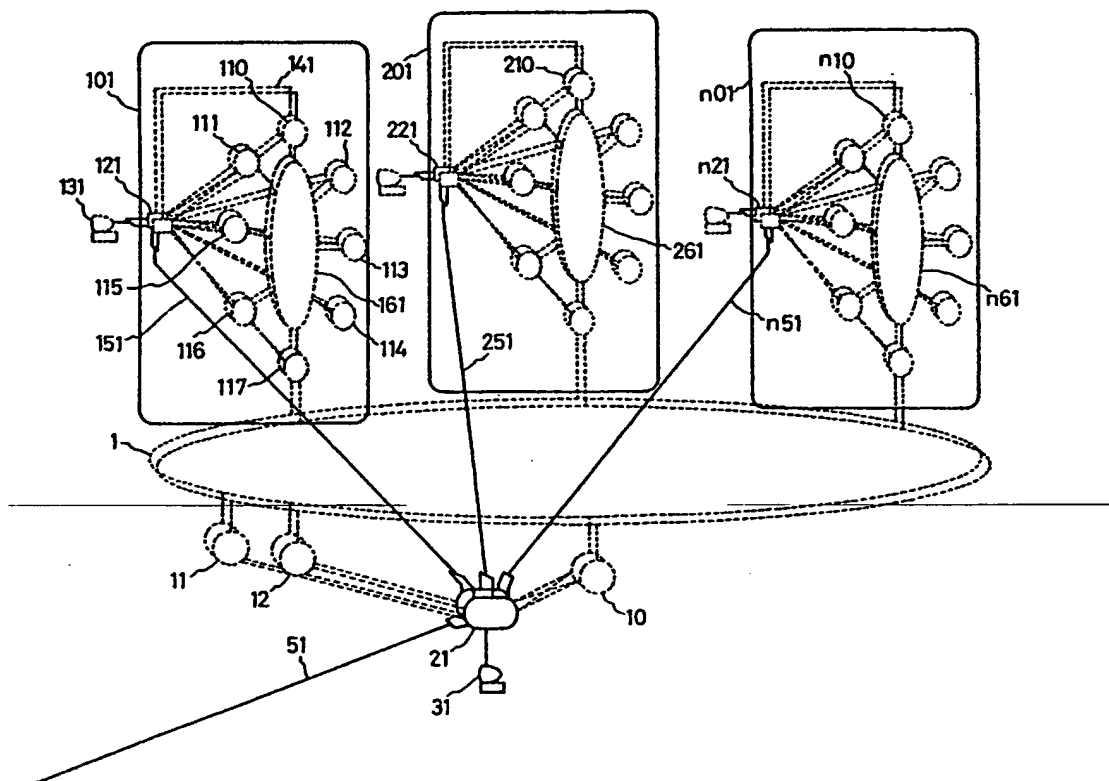
第1図は本発明によるマルチプロセッサシステムの一実施例を示す構成図、第2図は第1図のシステムを構成する小ループシステムを示すブロック系統図である。

1…大ループ、10…マルチプロセッサシステム統括保守運用プロセッサ、11、12、110～117…プロセッサ、21…マルチプロセッサシステム統括初期設定制御装置、31…マルチプロセッサシステム統括コンソール、51…遠隔保守装置とのインタフェースリンク、101、201、n01…小ループシステム、110、210

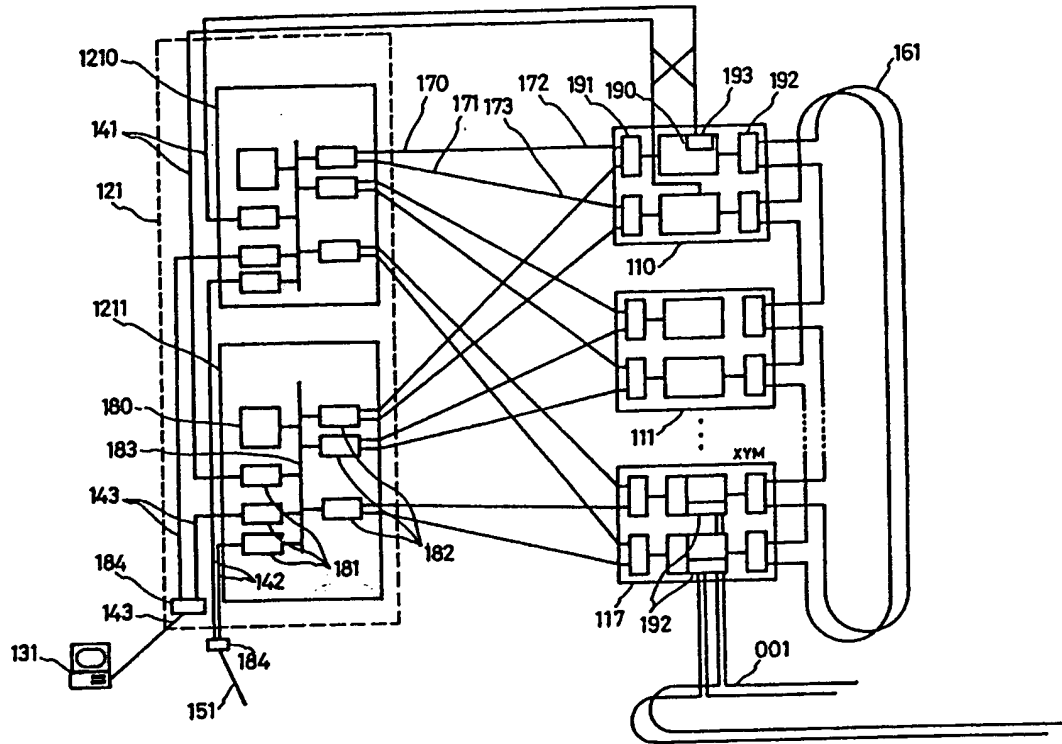
、n10…保守運用プロセッサ、121、221
 、n21…初期設定制御装置、131…小ループ
 専用コンソール、141、151、251、n5
 1…インタフェースリンク、161、261、n
 61…小ループ。

特許出願人 日本電気株式会社
 代理人 山川 政 樹 (ほか2名)

第1図



第 2 図



**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ BLACK BORDERS
- ☐ IMAGE CUT OFF AT TOP, BOTTOM OR SIDES
- ☒ FADED TEXT OR DRAWING
- ☒ BLURRED OR ILLEGIBLE TEXT OR DRAWING
- ☐ SKEWED/SLANTED IMAGES
- ☐ COLOR OR BLACK AND WHITE PHOTOGRAPHS
- ☐ GRAY SCALE DOCUMENTS
- ☒ LINES OR MARKS ON ORIGINAL DOCUMENT
- ☐ REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY
- ☐ OTHER: _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.